

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-321776

(43) 公開日 平成9年(1997)12月12日

(51) Int.Cl.⁹

H 0 4 L 12/28

H 0 4 Q 3/00

識別記号

庁内整理番号

9466-5K

F I

H 0 4 L 11/20

H 0 4 Q 3/00

技術表示箇所

E

審査請求 有 請求項の数6 O L (全 9 頁)

(21) 出願番号

特願平8-138477

(22) 出願日

平成8年(1996)5月31日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 塩田 佳明

東京都港区芝五丁目7番1号 日本電気株式会社内

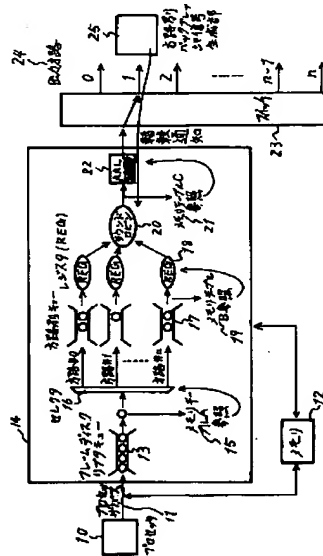
(74) 代理人 弁理士 京本 直樹 (外2名)

(54) 【発明の名称】 A T Mセル化回路

(57) 【要約】

【課題】従来のA T Mセル化回路は出力方路が分かれているという概念が無く、交換スイッチや多重化装置の入力側の位置での装置に使用することに適さない。

【解決手段】出力方路別のキュー17を設け、出力方路別に分配されたフレームをラウンドロビン選択部20によりセル化するフレームを選択する。このとき、輻輳通知を受けている方路に対応するキューは選択の対象から除外する。さらに、各出力方路毎にタイマを設け、セル化が開始されると同時にそのキューに滞留しているフレーム数を控えておき、セル化が完了する前にタイムアウトが発生するとそのセル化中のフレームおよびタイムセット時にひかえておいたフレーム数のフレームを廃棄する。



【特許請求の範囲】

【請求項 1】 プロセッサが指示するフレーム情報を、メモリを参照しながら A T M 通信網で使用される A T M セルに組み立ててセル化し、出力方路別に分配するスイッチ手段に出力する A T M セル組み立て手段であって、前記メモリは、出力方路情報と、出力方路毎のセルヘッダ情報と、セル化すべきフレーム内容を蓄積し、

前記 A T M セル組み立て手段は、

前記メモリのアクセスエリアとの対応情報を含むセル化すべきフレーム情報を前記プロセッサより順次入力し、当該フレーム情報に含まれる前記メモリのアクセスエリアとの対応情報にもとづき当該フレーム情報の出力方路を識別して出力方路毎に当該フレーム情報を分配出力する入力フレーム分配手段と、

前記入力フレーム分配手段の出力側に出力方路毎に設けられ、分配出力される前記フレーム情報を入力し、前記メモリを参照して当該フレーム情報の出力方路に対応するセルヘッダ情報を読み出して蓄積するセルヘッダ読出手段と、

出力方路毎に設けられた前記セルヘッダ読出手段より一つのセルヘッダ読出手段を選択し、当該選択セルヘッダ読出手段の蓄積情報を読み出し、前記メモリを参照して当該フレームに対応するフレーム内容を読み出して A T M セルに組み立て、前記スイッチ手段に出力するセル組み立て手段とを備えたことを特徴とする A T M セル化回路。

【請求項 2】 前記セル組み立て手段は、出力方路毎の輻輳情報を受信すると、当該出力方路に対応するセルヘッダ読出手段を選択の対象から外すことを特徴とする請求項 1 に記載の A T M セル化回路。

【請求項 3】 前記セルヘッダ読出手段はタイマ手段を備え、予め定められた時間内に蓄積情報を読み出されないときは、当該蓄積情報を破棄することを特徴とする請求項 2 に記載の A T M セル化回路。

【請求項 4】 プロセッサが指示するフレーム情報を、メモリを参照しながら A T M 通信網で使用される A T M セルに組み立ててセル化し、出力方路別に分配するスイッチ手段に出力する A T M セル組み立て手段を有し、前記メモリは、出力方路情報を蓄積する第 1 のエリアと、出力方路毎のセルヘッダ情報を蓄積する第 2 のエリアと、セル化すべきフレーム内容を蓄積する第 3 のエリアを備え、

前記 A T M セル組み立て手段は、

前記メモリのアクセスエリアとの対応情報を含むセル化すべきフレーム情報を前記プロセッサより順次入力して蓄積する第 1 のキューと、

前記第 1 のキューに蓄積された前記フレーム情報を順次取り出し、当該フレーム情報に含まれる前記メモリのアクセスエリアとの対応情報にもとづき前記メモリの第 1 のエリアを参照して当該フレーム情報の出力方路を識別

し、識別した出力方路毎に当該フレーム情報を分配出力する第 1 のメモリ参照手段と、

前記第 1 のメモリ参照手段の出力側に出力方路毎に設けられ、前記第 1 のメモリ参照手段により分配出力される前記フレーム情報を順次入力して蓄積する第 2 のキューと、

前記第 2 のキューに蓄積された前記フレーム情報を順次取り出し、前記メモリの第 2 のエリアを参照して当該フレーム情報の出力方路に対応するセルヘッダ情報を読み出して当該第 2 のキューに対応して設けられたレジスタに蓄積する第 2 のメモリ参照手段と、

前記出力方路毎に設けられたレジスタより一つのレジスタを選択し、当該選択レジスタの蓄積情報を出力するレジスタ選択手段と、

前記レジスタ選択手段から出力される選択レジスタの蓄積情報にもとづき、前記メモリの第 3 のエリアを参照して当該フレームに対応するフレーム内容を読み出す第 3 のメモリ参照手段と、

前記レジスタ選択手段が出力する前記レジスタの蓄積情報および前記第 3 のメモリ参照手段が読み出した当該フレームに対応するフレーム内容を入力し、A T M セルに組み立てて前記スイッチ手段に出力するセル組み立て手段とを備えたことを特徴とする A T M セル化回路。

【請求項 5】 前記レジスタ選択手段は、出力方路毎の輻輳情報を前記セル組み立て手段を介して受信すると、当該出力方路に対応するレジスタを選択の対象から外すことを特徴とする請求項 4 に記載の A T M セル化回路。

【請求項 6】 前記レジスタはタイマ手段を備え、

前記第 2 のメモリ参照手段は、前記第 2 のキューより取り出したフレーム情報に対応するセルヘッダを前記レジスタに蓄積すると同時に前記第 2 のキューの滞留フレーム数を前記レジスタに蓄積して前記レジスタのタイマ手段を起動し、

前記レジスタ選択手段は、前記レジスタのタイマ手段を確認し、タイマ値が予め定められた時間を超過したときは前記レジスタに蓄積されているフレーム情報と、滞留フレーム数に対応する前記第 2 のキューに滞留しているフレーム情報を破棄することを特徴とする請求項 5 に記載の A T M セル化回路。

【発明の詳細な説明】

【発明の属する技術分野】本発明は、A T M 通信網で使用される装置の A T M セル化回路に関し、特に、セル化される A A L (A T M A d a p t a t i o n L a y e r) フレームを蓄積する A A L フレームバッファの輻輳制御を考慮した A T M セル化回路に関するものである。

【0001】

【従来の技術】従来の A T M セル化回路で使用されている A A L フレームのセル組み立て処理（以降、S A R 処理：S e g m e n t a t i o n a n d R e a s s e

10

20

30

40

50

mblyと称する)を行うデバイスは、このデバイスが主にATM通信網に接続される端末装置のATMセル化回路に使用されることを前提として作られていた。そのため、ATMセルを出力する方が分かれているという概念が無く、交換スイッチや多重化装置の入力側の位置での装置に使用される場合であっても、セル化待ちのAALフレームは出力方向に無関係にキューバッファに蓄積され、そのキューバッファでの列び順にセル化されてATMセルとして出力されていた。

【0002】そして、このような従来のATMセル化回路で使用されているAALフレームのSAR処理を行うデバイスでは、交換スイッチや多重化装置の特定の出力方向が輻射し、その輻射通知が当該SAR処理デバイスに返送されたとしても無視するか、逆にすべてのセルの送出を停止するか処理しかっていないかった。

【0003】このような従来のATMセル化回路の概要を図面を参照して説明する。

【0004】図1は、従来のATMセル化回路が交換スイッチの入力側の装置として使用される場合の構成を示すブロック図である。同図において、プロセッサ101は、装置全体を制御するソフトウェアの指示に対応した処理を行い、AALフレームのセル化処理をSAR処理デバイス104に対してプロセッサバス102を通して行う。SAR処理デバイス104でセル化されたATMセルはスイッチ109に送出される。また、メモリ103はATMセル化のためにプロセッサ101とSAR処理デバイス104の両方からアクセスされ、その構成は図2に示すようになっている。

【0005】図2を用いて、メモリ103の構成を説明すると、フレームとセルのコネクション情報が蓄積されるフレーム・セルコネクション情報テーブル112、セルのヘッダ情報が含まれるフレームセル化情報113、フレーム自身の情報が蓄積されているフレームバッファ115とそのアドレス情報を示すフレームディスクリプタテーブル114から構成されている。

【0006】SAR処理デバイスは、プロセッサ101とプロセッサバス102を介して接続され、プロセッサ101から受け取ったフレーム情報から、メモリ103のフレーム・セルコネクション情報テーブル112を参照し、当該フレームのディスクリプタを送りたい順番にフレームディスクリプタキュー106に列べるコネクション情報読み出し部105、フレームをセル化する際に必要となるオーバーヘッド情報をメモリ103のフレームセル化情報113から読み出すセル化情報読み出し部107およびフレームを53バイトのATMセルにセル化してスイッチ109に出力するAAL処理部108より構成されている。また、AAL処理部は輻射を制御するためにセル送出停止、フレーム破棄、タイマの機能を持つ。

【0007】スイッチ109は、入力側に接続されたS

AR処理デバイスから出力されるセル化されたATMセルのヘッダに書かれている出力方向アドレスに従って、用意されている出力方向0～nのいずれかにATMセルを送出する。

【0008】スイッチ109の出力先には、輻射時に輻射通知を行うバックプレッシャ信号生成部111があり、輻射を検出するとバックプレッシャ信号をスイッチ109を介してSAR処理デバイス104のAAL処理部108に送出する機能および輻射時にセルを廃棄する機能を持つ。

【0009】次に、このような従来のATMセル化回路の動作を説明する。

【0010】プロセッサ101は、メモリ103のフレーム・セルコネクション情報テーブル112にコネクション情報をあらかじめ設定する。そして、スイッチ109へ送出したいフレーム情報があるときに、メモリ103のフレームディスクリプタテーブル114にディスクリプタを、フレーム自身のデータをフレームバッファ115にそれぞれ書き込み、そして、SAR処理デバイス104にディスクリプタを渡す。

【0011】渡されたディスクリプタは、SAR処理デバイス104のコネクション情報読み出し部105、フレームディスクリプタキュー106、セル化情報読み出し部107を経て、AAL処理部108に渡される。

【0012】AAL処理部108は、メモリ103のフレームバッファ115のディスクリプタが示すアドレスから、48バイトづつのデータをATMセルのペイロードとして読み出し、フレームセル化情報113から得た5バイトのセルヘッダと合わせて53バイトのATMセルに組み立ててスイッチ109に送出する。

【0013】スイッチ109の出力先において方向が輻射している場合には、バックプレッシャ信号生成部111は輻射通知をAAL処理部108に行くと同時に、送られてくるセルを廃棄する。このとき、AAL処理部108はタイマを初期設定して再スタートさせ、現在送出中のフレームのセルを完全に送出した後、次のフレームの送出を止める。

【0014】輻射がなくなると、バックプレッシャ信号生成部111は、AAL処理部108に輻射状態終了の通知を行い、これによりAAL処理部108にてセルの組み立て、送出が再開される。この輻射状態終了の通知を受けるまでにタイマが規定時間を超えた場合には、フレームディスクリプタキュー106に列んでいるフレームはまとめて廃棄される。

【0015】

【発明が解決しようとする課題】このような従来のATMセル化回路で使用されているAALフレームのSAR処理を行うデバイスでは、このデバイスが主にATM通信網に接続される端末装置のATMセル化回路に使用されることを前提として作られており、ATMセルを出力

5

する方路が分かれているという概念が無く、交換スイッチや多重化装置の入力側の位置での装置に使用される場合であっても、交換スイッチや多重化装置の特定の出力方路が輻輳し、その輻輳通知が当該SAR処理デバイスに返送されたとしても無視するか、逆にすべてのセルの送出を停止するかの処理しかとっていなかった。

【0016】そのため、無視した場合には出力方路でさらに輻輳が増進し、さらなるセル廃棄が発生するという問題があった。また、すべてのセルの送出を停止してしまう場合には、特定の出力方路だけが輻輳し、他の輻輳していない出力方路へのATMセルの出力が可能な状態であったとしてもすべてのATMセルの送出が止められてしまうのでフレームバッファの輻輳が発生し、スイッチ全体のスループットが低下するという問題があった。

【0017】

【課題を解決するための手段】本発明のATMセル化回路は上述したような問題を解決して、出力方路が分かれている交換スイッチや多重化装置の入力側装置に効率的に適用することができるATMセル化回路を提供する。

【0018】本発明のATMセル化回路は、プロセッサが指示するフレーム情報を、メモリを参照しながらATM通信網で使用するATMセルに組み立ててセル化し、出力方路別に分配するスイッチ手段に出力するATMセル組み立て手段であり、下記を特徴とする。

【0019】(1) メモリは、出力方路情報と、出力方路毎のセルヘッダ情報と、セル化すべきフレーム内容を蓄積する。

【0020】(2) ATMセル組み立て手段は、下記手段より構成される。

【0021】・メモリのアクセスエリアとの対応情報を含むセル化すべきフレーム情報をプロセッサより順次入力し、そのフレーム情報に含まれるメモリのアクセスエリアとの対応情報にもとづきフレーム情報の出力方路を識別して出力方路毎にフレーム情報を分配出力する入力フレーム分配手段

・入力フレーム分配手段の出力側に出力方路毎に設けられ、分配出力されるフレーム情報を入力し、メモリを参照してフレーム情報の出力方路に対応するセルヘッダ情報を読み出して蓄積するセルヘッダ読出手段

・出力方路毎に設けられたセルヘッダ読出手段より一つのセルヘッダ読出手段を選択し、その選択したセルヘッダ読出手段の蓄積情報を読み出し、メモリを参照してフレームに対応するフレーム内容を読み出してATMセルに組み立て、スイッチ手段に出力するセル組み立て手段
更に、出力方路の輻輳を考慮した構成として、前記のセル組み立て手段は、出力方路毎の輻輳情報を受信すると、その出力方路に対応するセルヘッダ読出手段を選択の対象から外すことを特徴とする。

【0022】特に、輻輳が長時間継続した場合の対応として、前記のセルヘッダ読出手段はタイマ手段を備え、

6

予め定められた時間内に蓄積情報が読み出されないときは、蓄積情報を破棄することとを特徴とする。

【0023】また、本発明のATMセル化回路を更に詳細にすると下記の構成となる。

【0024】(1) メモリは、出力方路情報を蓄積する第1のエリアと、出力方路毎のセルヘッダ情報を蓄積する第2のエリアと、セル化すべきフレーム内容を蓄積する第3のエリアを備える。

【0025】(2) ATMセル組み立て手段は、

・メモリのアクセスエリアとの対応情報を含むセル化すべきフレーム情報をプロセッサより順次入力して蓄積する第1のキューと、

・第1のキューに蓄積されたフレーム情報を順次取り出し、そのフレーム情報に含まれるメモリのアクセスエリアとの対応情報にもとづきメモリの第1のエリアを参照してフレーム情報の出力方路を識別し、識別した出力方路毎に当該フレーム情報を分配出力する第1のメモリ参照手段と、

・第1のメモリ参照手段の出力側に出力方路毎に設けられ、第1のメモリ参照手段により分配出力されるフレーム情報を順次入力して蓄積する第2のキューと、

・第2のキューに蓄積されたフレーム情報を順次取り出し、メモリの第2のエリアを参照してこのフレーム情報の出力方路に対応するセルヘッダ情報を読み出して第2のキューと対応して設けられたレジスタに蓄積する第2のメモリ参照手段と、

・出力方路毎に設けられたレジスタより一つのレジスタを選択し、その選択したレジスタの蓄積情報を出力するレジスタ選択手段と、

・レジスタ選択手段から出力される選択レジスタの蓄積情報にもとづき、メモリの第3のエリアを参照してフレームに対応するフレーム内容を読み出す第3のメモリ参照手段と、

・レジスタ選択手段が出力するレジスタの蓄積情報および第3のメモリ参照手段が読み出したフレームに対応するフレーム内容を入力し、ATMセルに組み立ててスイッチ手段に出力するセル組み立て手段とを備えたことを特徴とする。

【0026】この場合の出力方路の輻輳を考慮した構成として、前記のレジスタ選択手段は、出力方路毎の輻輳情報をセル組み立て手段を介して受信すると、その出力方路に対応するレジスタを選択の対象から外すことを特徴とする。

【0027】更に、この場合の輻輳が長時間継続した場合の対応として、前記のレジスタはタイマ手段を備え、前記の第2のメモリ参照手段は、第2のキューより取り出したフレーム情報に対応するセルヘッダをこのレジスタに蓄積すると同時に第2のキューの滞留フレーム数をレジスタに蓄積してレジスタのタイマ手段を起動し、レジスタ選択手段は、レジスタのタイマ手段を確認し、タ

イマ値が予め定められた時間を超過したときはレジスタに蓄積されているフレーム情報と、滞留フレーム数に対応する第2のキューに滞留しているフレーム情報を破棄する。

【0028】

【発明の実施の形態】次に、本発明に係るATMセル化回路の実施の形態について図面を参照して詳細に説明する。

【0029】図3は、本発明のATMセル化回路の構成を示すブロック図であり、同図において、プロセッサ10は、装置全体を制御するソフトウェアの指示に対応した処理を行い、AALフレームのセル化処理をSAR処理デバイス14に対してプロセッサバス11を通して行う。SAR処理デバイス14でセル化されたATMセルはスイッチ23に送出される。また、メモリ12はATMセル化のためにプロセッサ10とSAR処理デバイス14の両方からアクセスされ、そのメモリーテーブルの構成は図4に示すようになっている。図5は、図3における後述するレジスタ18と方路別キュー17の詳細を示すブロック図である。

【0030】SAR処理デバイス14はさらに次のように構成されている。

【0031】プロセッサ10は、装置全体を制御するソフトウェアの指示に対応した処理を行い、AALフレームのセル化処理をSAR処理デバイス14に対してプロセッサバス11を通して行う。このとき、プロセッサ10から転送されるAALフレームのディスクリプタはフレームディスクリプタキュー13に出力方路を意識せず順次詰め込まれる。

【0032】メモリーテーブルA参照部15は、フレームディスクリプタキュー13からAALフレームを読み出し、メモリー12の図4に示す、出力方路毎にフレームとセルのコネクション情報が書かれているメモリーテーブルAを参照し、当該AALフレームの出力方路を識別してセクタ16のセクタ入力情報を出力する。

【0033】セクタ16により出力方路毎に分離されたAALフレームは該当する方路別キュー17に格納される。この方路別キュー17においては、図5に示すようにリードポインタ31とライトポインタ29とにより、現在その方路別キューに格納されているAALフレームの数、すなわち滞留フレーム数、を滞留フレームカウンタ30により知ることができる。

【0034】メモリーテーブルB参照部19は、方路別キュー17からAALフレームを読み出し、メモリー12の図4に示す、出力方路毎にフレームをセル化する情報が書かれているメモリーテーブルBを参照し、当該AALフレームのセル化情報を方路別に設けられているレジスタ18の該当する方路のレジスタに書き込む。また、このとき方路別キューの滞留フレームカウンタ30の情報より滞留フレーム数も併せて該当する方路のレジ

スタに書き込み、さらにレジスタが備えている図5に示すタイマ34のタイマ値を初期状態にする。

【0035】ラウンドロビン選択部20は、セル化するAALフレームを選択して決定する機能を有し、選択した方路別レジスタ18に書き込まれているAALフレームの情報を出力する。ここでいうセル化されるフレームとは、全くセル化されていないフレームや、フレーム全体の内、何バイトかが（48バイトの整数倍）セル化されたフレームが混在しているが、ラウンドロビン選択部20はそのことには特に意識はしない。また、このとき、輻輳している出力方路行きのフレームは選択対象から外す。

【0036】メモリーテーブルC参照部21は、ラウンドロビン選択部20が選択・決定して出力したAALフレームの情報を基に、出力方路毎に実際のフレーム情報が書き込まれているフレームバッファである、メモリー12の図4に示す、メモリーテーブルCを参照して、該当するAALフレーム情報をAAL処理部22に出力する。

【0037】AAL処理部22は、メモリー12のメモリーテーブルCからフレーム情報を48バイトづつ読み出して（セルペイロード）、セルヘッダを付加してATMセルに組み立て、スイッチ23に出力する。また、出力側に設けられた方路別バックプレッシャ信号生成部25から出力方路別の輻輳通知を受信したときは、該当する方路のレジスタの時点でフレームのセル化処理が進まないようにセル単位で止める機能を備えている。

【0038】次に本願発明のATMセル化回路の動作を説明する。

【0039】プロセッサ10は、AALフレームの出力方路情報をメモリー12のメモリーテーブルAに予め設定する。そして、スイッチ23に送出したいフレームがあるときに、メモリーテーブルBにフレームセル化情報を書き込み、フレーム自身のデータをメモリーテーブルCに書き込み、SAR処理デバイス14に当該フレームのディスクリプタを渡す。

【0040】SAR処理デバイス14に渡されたディスクリプタは、一旦フレームディスクリプタキュー13に格納された後、メモリーテーブルA参照部15により出力方路が決定されて、セクタ16を介して方路別キュー17に送出方路別に格納される。

【0041】次に、メモリーテーブルBを参照して得られたセル化情報とフレームのディスクリプタ、その方路別キューの滞留フレームの数を方路別に設けられたレジスタ18の該当方路のレジスタに渡すと同時に、当該レジスタのタイマ34の値を初期化する。

【0042】ラウンドロビン選択部20は、方路別のレジスタ18の中から、次にセル化すべきフレームをラウンドロビン方式により選択する。選択時には、その方路が輻輳していないかどうかを確認し、輻輳していないと

きには、そのフレームをAAL処理部22に渡してセル化する。セル化された情報はスイッチ23に送出される。もし、輻輳していた場合には、方路別バックプレッシャ信号生成部25から方路別に輻輳通知が送られてくるので、その時点で該当する方路の方路別レジスタにおいてフレームの送出が止められる。

【0043】このとき、ラウンドロビン選択部20は、その輻輳通知を受けた方路を選択対象から外すと同時に、そのフレームのレジスタのタイマ値をチェックする。タイマ値が予め定めた規定時間を超えていた場合には、レジスタに書き込まれているフレームの情報と滞留フレーム数分のフレームが方路別キュー17から廃棄される。ここでタイマをセット後に方路別キューに到着したフレームに関しては廃棄されない。また、方路別バックプレッシャ信号生成部25から、バックプレッシャ解除の信号を受信すると、該当方路において再びフレームの送出が開始される。

【0044】

【発明の効果】以上説明したように、本願に係るATMセル化回路においては、輻輳状態を出力方路別に知り、そのうえで出力方路別にフレーム廃棄の処理を行うので、輻輳に無関係な方路のフレームは正常にセル化して出力することができる。

【0045】また、輻輳対象方路のセルであってもセル単位で処理を停止することができるので装置のリソースの無駄遣いを防ぐことができる。

【0046】従って、本願発明のATMセル化回路は、出力方路が分かれている交換スイッチや多重化装置の入力側装置に適用することができるという効果を奏するも

のである。

【図面の簡単な説明】

【図1】図1は、従来のATMセル化回路とその周辺の構成をSAR処理デバイスを中心として示したブロック図である。

【図2】図2は、図1におけるメモリの構成を示すメモリ構成図である。

【図3】図3は、本発明のATMセル化回路とその周辺の構成をSAR処理デバイスを中心として示したブロック図である。

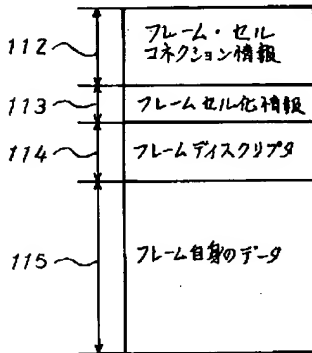
【図4】図4は、図3におけるメモリの構成を示すメモリ構成図である。

【図5】図5は、図3における方路別キューおよびレジスタの構成と動作を説明する概念図である。

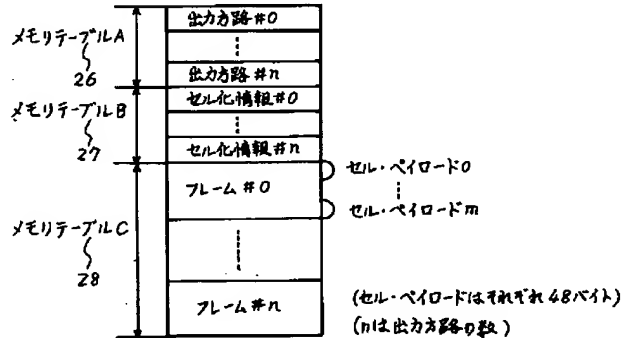
【符号の説明】

- 10 プロセッサ
- 12 メモリ
- 13 フレームディスクリプタキュー
- 14 SAR処理デバイス
- 15 メモリテーブルA参照部
- 16 セレクタ
- 17 方路別キュー
- 18 レジスタ
- 19 メモリテーブルB参照部
- 20 ラウンドロビン選択部
- 21 メモリテーブルC参照部
- 22 AAL処理部
- 23 スイッチ
- 25 方路別バックプレッシャ信号生成部

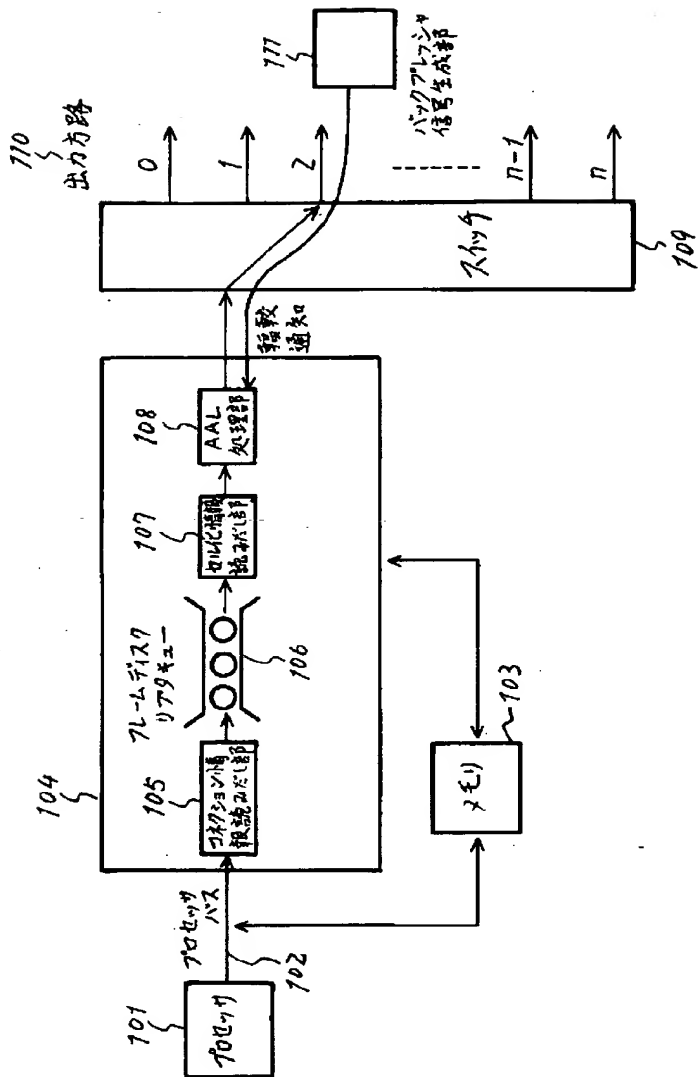
【図2】



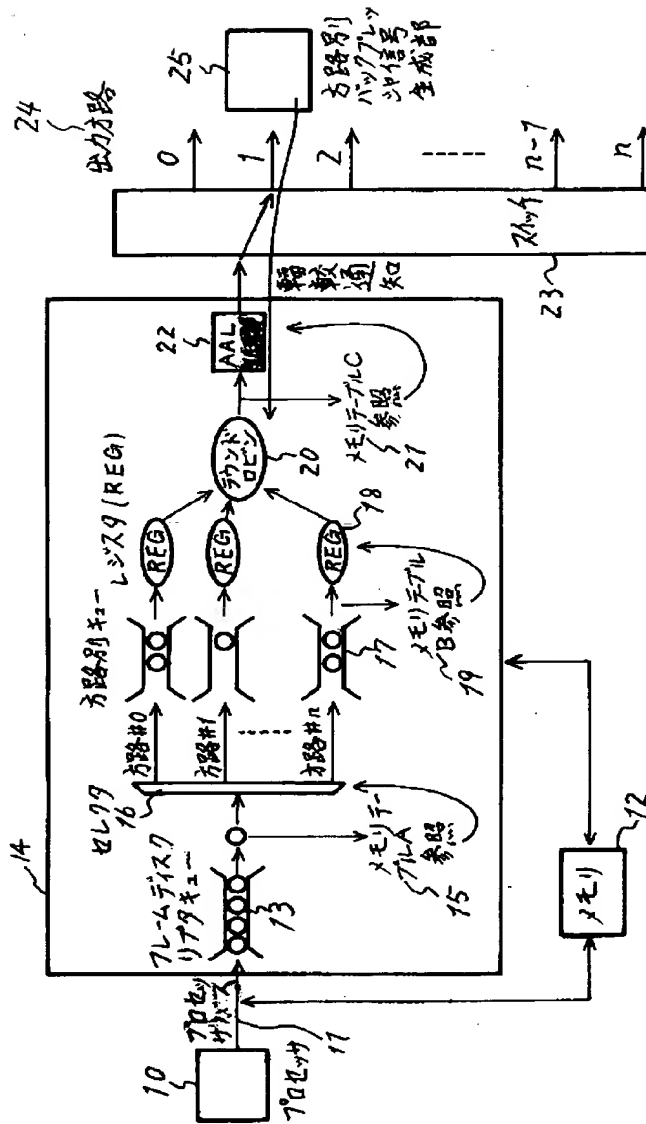
【図4】



【図1】



【図3】



【図 5】

